第1章

208ピンFPGA＋画像フレーム・メモリ基板，ADuC7026インターフェース回路で構成した

画像フレーム・メモリとFPGAを使った画像処理プラットホーム

江崎雅康

本誌2007年8月号の特集1では，2007年7月号付属のFPGA基板を活用して画像回路の設計と簡単なアプリケーションを紹介した．今月号では8月号に引き続き，

① マイクロプロセッサADuC7026（米国Analog Devices社）とのインターフェース

② ブロック崩しゲーム（写真1）

を第2章，第3章で紹介する．この二つの回路構成は，「7月号付属基板＋画像ベースボードCQ-SP3EDW」の組み合わせで実現できる．

今回の特集に向けて写真2の「XC3S500E-VQ208＋2Mバイト高速SRAM基板」CQ-SP3EDW208の開発を超特急で進めた．その結果，写真3に示すVGAサイズ65,536色の画像表示ができるようになった．（筆者）

1 今月の特集で紹介する画像処理回路のシステム構成

図1(a)は，本誌2007年8月号で紹介した7月号付属FPGA基板を活用した画像処理回路のシステム構成です．付属基板に実装されたSpartan-3Eのピン数（100ピン）の制約の下でマイクロプロセッサADuC7026を組み込みました．画像フレーム・メモリを外部に接続できないため，FPGA内蔵メモリ・ブロックを活用し，160×120×9ビットの画像を表示しました．

図1(b)は，本特集に向けて開発したXC3S500E-VQ208＋2Mバイト高速SRAM基板画像ボードCQ-SP3EDW208を組み込んだ画像処理回路のシステム構成です．

当初，208ピンのXC3S250E-VQ208と画像フレーム・メモリ搭載基板の設計に向けて検討していました．しかし，

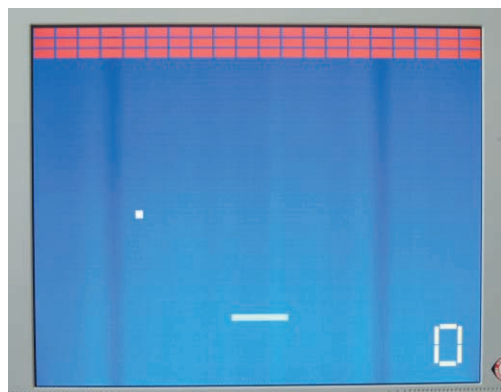



写真1　ブロック崩しゲームの画面

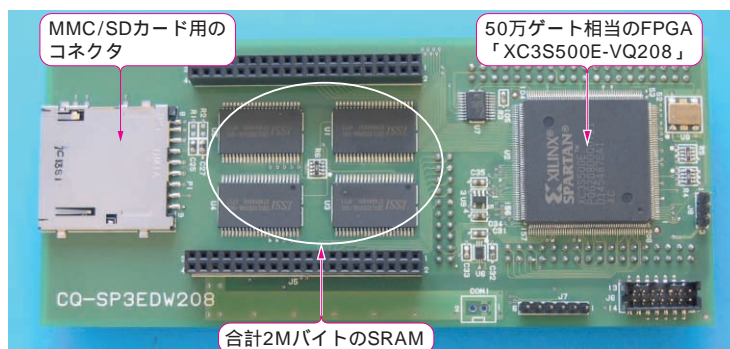



写真2　XC3S500E-VQ208（208ピン）＋2Mバイト高速SRAM基板画像ボードCQ-SP3EDW208

KeyWord　ADuC7026，XC3S500E-VQ208，Spartan-3E，VGA，RGB，CQ-SP3EDW，CQ-SP3EDW208，画像フレーム・メモリ，LDO

① 208ピンのXC3S250E-VQ208とXC3S500E-VQ208はピン互換
② XC3S250E-VQ208とXC3S500E-VQ208の価格差は700円．コンフィグレーションROMのコストアップ分を含めても1,500円程度（Digi-Key調べ）
③ 100ピンのSpartan-3E付属基板を208ピンのXC3S250E-VQ208に置き換えるだけの基板設計は面白くない
④ 複数の画像フレーム・メモリを備えることにより高度な画像処理が可能になる

などが明らかになりました．

これらの検討結果を考慮して，次のようにしました．

① 50万ゲート相当のXC3S500E-VQ208を搭載する
② 2MバイトSRAMを搭載し，VGA（640×480ピクセル）サイズのフレーム・メモリを3フレーム分備える
③ 画像データを記録するためMMC/SDカード・インターフェース用のコネクタを実装する
④ 利用可能なCPUの種類を増やすためInterface誌2006年6月号と2007年5月号の付属基板互換のコネクタを実装する

カメラ入力，VGA表示，液晶表示だけが目的であれば，50万ゲート相当のFPGAは必要ありません．しかし，画像ベースボードの狙いは，各種画像フィルタ，高速テンプレート・マッチング，モーション検出など，高度な画像処理アルゴリズムを検証するためのハードウェア・プラットホームを準備することです．

写真3　今回のシステムで表示したVGAサイズ65,536色の画像表示例

高度な画像処理を行うためにFPGAのゲート数が多すぎることはありません．

2　画像ボードの回路構成

図2は，今回設計した画像ボードCQ-SP3EDW208の回路です．XC3S500E-VQ208を採用したことにより，コンフィグレーションROMも4MビットのXCF04に変更しました．

フレーム・メモリは12nsの4Mビット高速SRAMを4個使いました．VGA画面のピクセル数は，

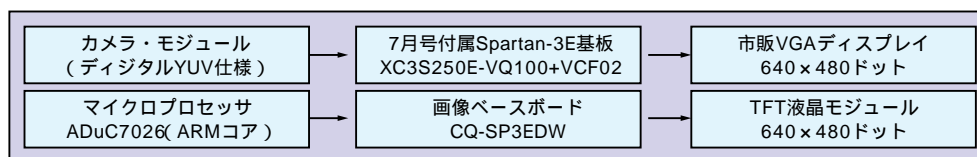
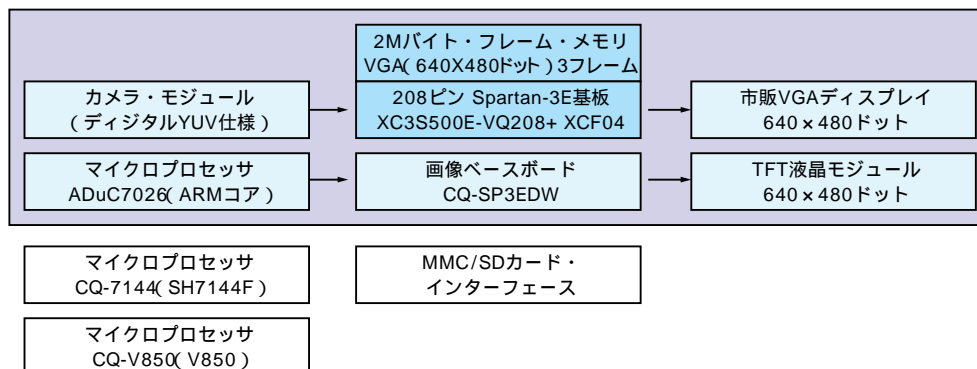
640 × 480 = 307,200［ピクセル］

（a）8月号で紹介した付属基板活用システム

（b）本特集で紹介するフレーム・メモリを備えたシステム

図1
本特集で紹介する本格的な画像処理回路の構成
新たに開発した「XC3S500E-VQ208（208ピン）＋2Mバイト高速SRAM基板CQ-SP3EDW208」（濃い水色）と画像ベースボードCQ-SP3EDWによる本格的な画像処理回路のシステム構成．2Mバイト高速SRAMにより3枚のVGAフレーム・メモリを構成する．

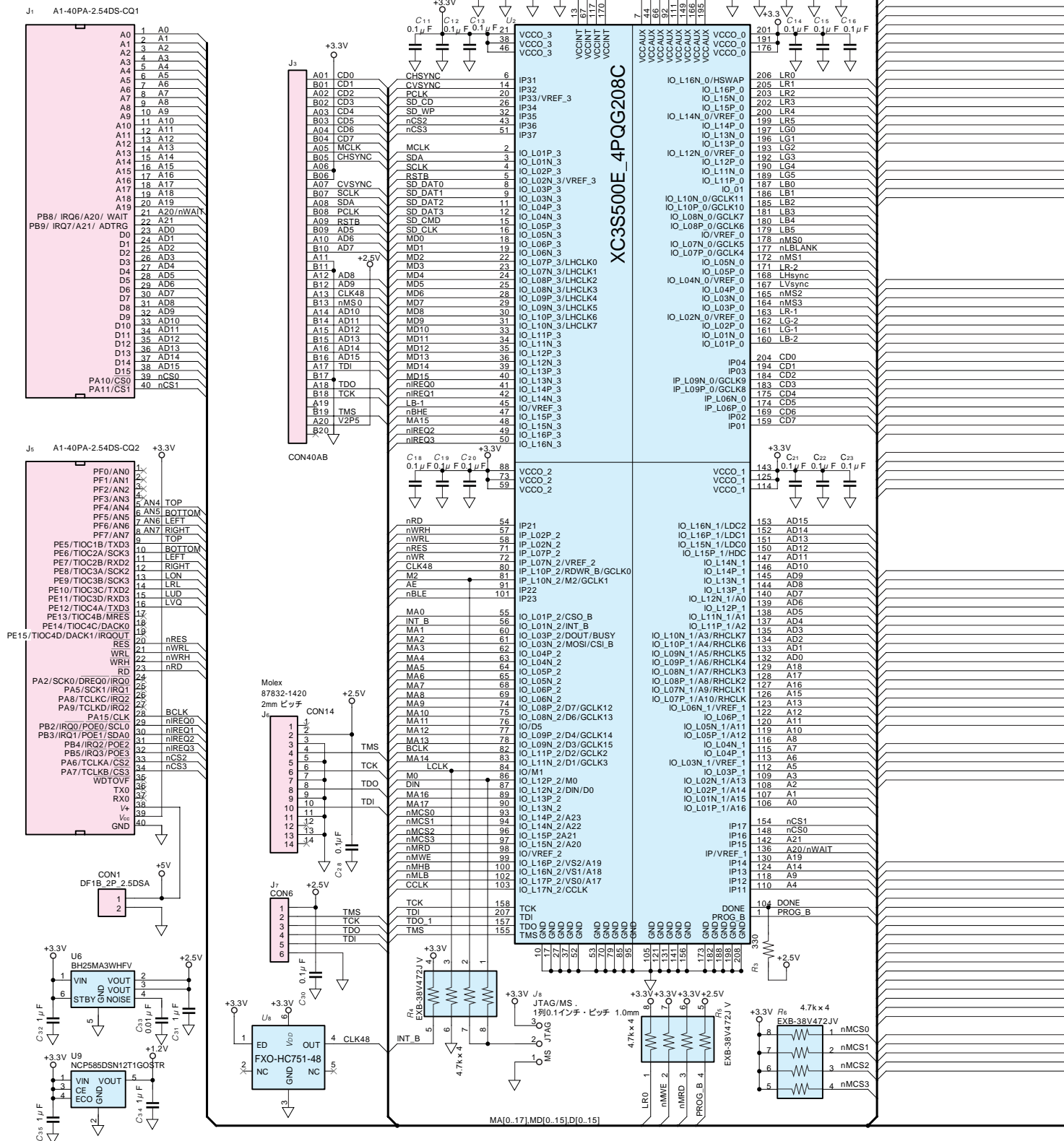
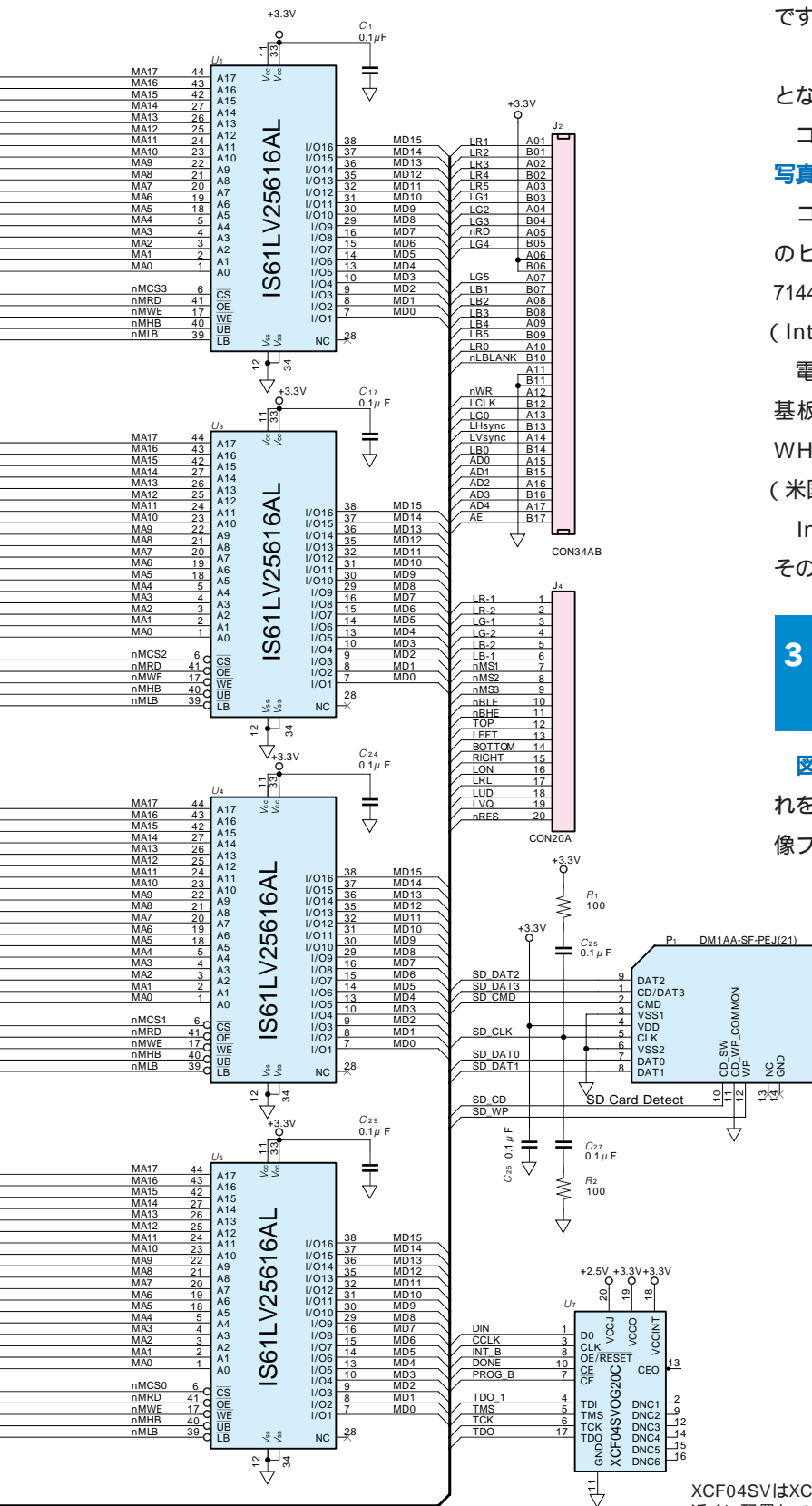



図2 208ピンSpartan-3E（XC3S500E-vq208）＋2Mバイト・フレーム・メモリ基板の回路

XCF04SVはXC3S500のP103の近くに配置して，LCLK信号配線を短くなるようにする

です．1ピクセルを16ビットで記憶すると4個のSRAMで，

524,288 × 4 ÷ (307,200 × 2)　3.413［フレーム］

となり，3枚の画像フレームを構成できます．

コネクタJ_2，J_3，J_4は画像ベースボードとの接続用です．**写真4**に示すように画像ベースボードの上から挿入します．

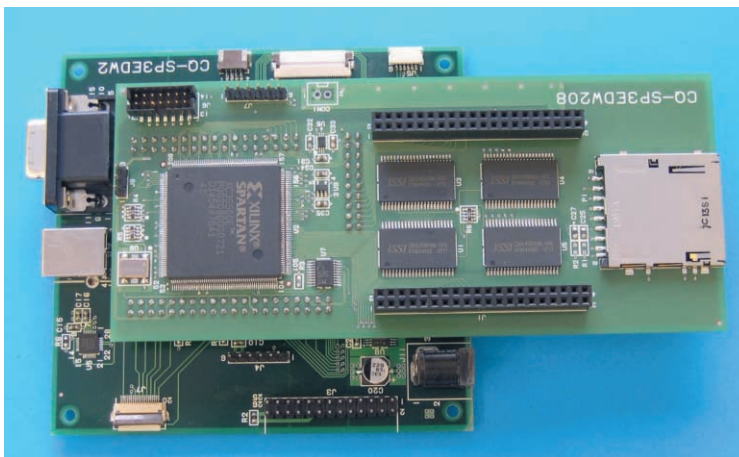
コネクタJ_1，J_5はInterface誌付属基板を接続するためのピン・プラグです．ここにルネサステクノロジのSH7144（Interface誌2006年6月号付属基板）やNECのV850（Interface誌2007年5月号付属基板）などを挿入します．

電源は画像ベースボードから供給される3.3Vを使って，基板上のLDO（Low Dropout）レギュレータBH25MA3WHFV（ローム，2.5V用）とNCP585DSN12T1GOSTR（米国ON Semiconductor社，1.2V用）で作ります．

Interface誌付属基板を使う場合は＋5Vが必要ですが，その時はコネクタCON1に入力します．

3　画像フレーム・メモリの構成と画像データの流れ

図3は，**図1(b)**の画像処理システムの画像データの流れを図示したものです．デジタルCMOSカメラの画像は画像フレーム・メモリ1，2，3のいずれかに取り込めます．

写真4
画像ベースボードCQ-SP3EDW(8月号で紹介)に今回開発した画像ボードCQ-SP3EDW208を接続したところ

また画像フレーム・メモリ1，2，3のいずれかを選択してアナログRGBで出力し，同時にTFT液晶に表示することができます．

XC3S500Eでは画像回路全体の制御を行います．またハードウェア演算により画像データを高速処理することも可能です．

マイクロプロセッサ(ADuC7026，SH7144，V850)は，以下のことが行えます．

- FPGAで構成する連続カメラ制御バスSCCB(Serial Camera Control Bus)を介してカメラのレジスタを設定
- 画像フレーム・メモリ1～3のピクセル・データを直接アクセスしてソフトウェアによる画像処理を行う

図2の回路に示すように，画像フレーム・メモリのアクセス・パスは1経路しかありません．カメラから画像を取り込みつつ，同時にアナログRGB出力をするような場合は，フレーム・メモリのアクセス・パスを時分割で使います．

FPGAの基本クロックは48MHz，画像ピクセルのクロックは24MHzで設計すると，同時に2方向から画像フレーム・メモリにアクセスできます．

例えば，「CMOSカメラから画像を取り込みつつTFT液晶に表示する」ことができます．

4 カメラ・モジュールから取り込んだ画像を表示

写真3はデジタルCMOSカメラ・モジュールから取り込んだ画像をアナログRGBモニタに表示したものです．

- カメラから画像フレーム・メモリへ書き込みつつ
- 画像フレーム・メモリから読み出したデータをアナログRGB出力し同時にTFT液晶に表示する

という二つの作業は時分割多重処理しているので，リアルタイム動画表示ができます．

デジタルCMOSカメラはSCCBインターフェースを介して

- VGA出力(30フレーム/s)
- RGB：565データ出力

に設定しました．

カメラからの画像データはVGAの場合，30フレーム/sで出力されます．しかしアナログVGA出力は60フレーム/s

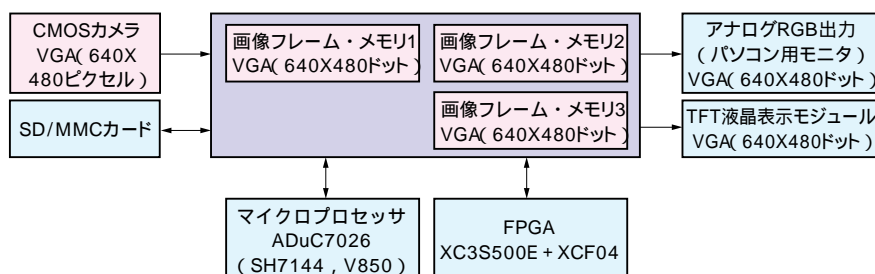



図3
画像フレーム・メモリの構造と画像データの流れ

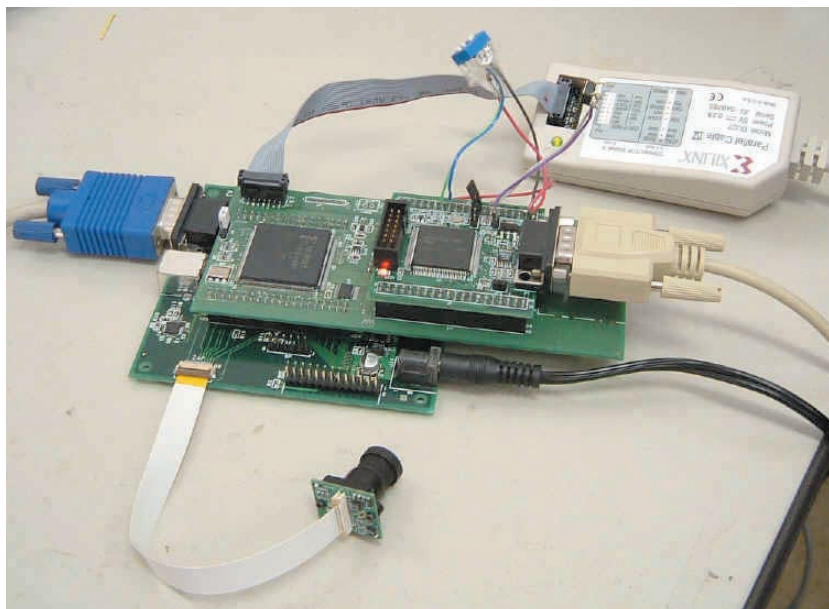



写真5
今回製作した画像ボードを使った実験風景

で表示します．

写真3は同じフレーム・メモリを使って時分割多重ロジックにより，

- カメラからフレーム・メモリ1への書き込み
- フレーム・メモリ1から読み出してアナログRGBに出力

を同時に行っています．

カメラと表示出力の各垂直同期信号は同期させています．表示出力はカメラ入力の2倍のアクセス・レートですから，途中で「追い越し」が発生します．

表示フレームは1枚おきに前後の入力フレームの合成フレームが入りますが，見た感じは全然不自然さはありません．

写真5はこの実験風景です．画像ベースボードCQ-SP3EDWの上に画像ボードCQ-SP3EDW208，そしてその上にInterface誌2006年6月号付属基板CQ7144（SH7144搭載）が載っています．

5 画像処理の実験

写真5の組み合わせで簡単な画像処理の実験をしてみました．**写真6（a）**は「Desigh Wave Magazineとくまさんのある風景」，これをフレーム0に取り込みました．

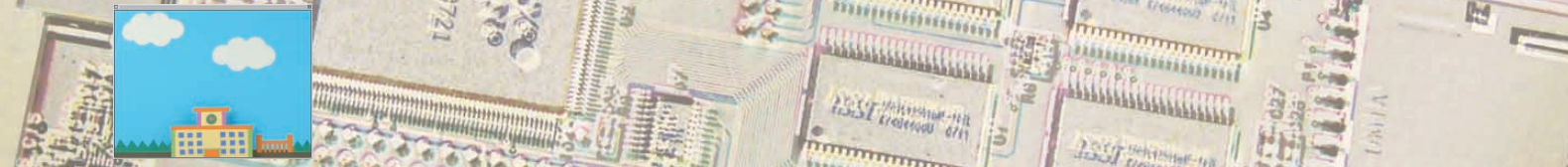
次に，くまさんを取り除いたところをフレーム1に取り込んだものが**写真6（b）**です．この2枚の写真の差分をとったのが**写真6（c）**です．

差分演算はSH7144で行いましたが，FPGAで行うこともできます．

（a）元の画像「Desigh Wave Magazineとくまさんのある風景」

（b）くまさんを取り除いた画像

（c）くまさんのシルエットが差分として表示される

写真6　画像の差分を取った実験

画像処理の研究はすでに数十年に及んでいます．その多くはパソコンやワークステーション上のアルゴリズムの研究が主流でした．

積和演算装置をいくつも並べた並列演算のハードウェアが使えるのはトマホークなど軍事利用の分野に限られていました．

しかし近年，FPGAなどの大規模集積回路や専用画像処理LSIが安価に入手できるようになりました．「金にならない研究」といわれ続けて数十年間に蓄積された成果が，安価な大規模集積LSIの登場により工学的に応用ができる時代がやってきました．

筆者がお世話になっている部品実装の分野でも，プリント基板の画像検査装置など，速さと正確さで人間の能力を超えるパフォーマンスを発揮しています．

画像ベースボードCQ-SP3EDWと画像ボードCQ-SP3EDW208は画像入出力と画像処理の最低限のハードウェアを提供します．このプラットホームが高速画像処理の学習とアルゴリズム検証に役立つことを期待しています．

えさき・まさやす
(株)イーエスピー企画　代表取締役

<筆者プロフィール>

江崎雅康． 1948年岐阜県で誕生．1970年京都大学工学部卒業．関西の電機メーカに就職し技術開発一筋．ペンネーム吉田幸作で20余年にわたって技術誌に執筆．2005年10月イーエスピー企画代表取締役就任，現在社長業見習い中．「組込みハード＆ソフト研究会」，「ロボットテクノロジ研究会」の座長を務めるかたわらOJT型開発チーム「土日システム開発部」を月2回開催，新幹線岐阜羽島駅前の岐阜羽島テクノビルに8人のメンバーが集まる．9月より経済産業省「戦略的基盤技術高度化支援事業」ソフトピアジャパン受託に伴い総括研究代表者を務める予定．

画像ベースボード，ディジタルCMOSカメラ，TFT液晶モジュール，JTAGケーブル頒布のご案内

本特集執筆のために開発した「画像ベースボードCQ-SP3EDW」と「XC3S500E-VQ208＋2Mバイト高速SRAM基板（画像ボード）CQ-SP3EDW208」を，読者の方の学習に役立てていただくため希望者に頒布します．

本特集で扱った「デジタルCMOSカメラ」，「TFT液晶モジュール」も継続的に供給することが可能になりました．学習および研究開発にお役立てください．また，今回は雑誌記事のための特別頒布のため，メーカへの直接の問い合わせはご遠慮ください．

Spartan-3E付属基板を手軽に使えるようにJTAGダウンロード回路基板を作りました．25ピンDサブ・コネクタにケーブルを接続した検査済み完成品で提供します．2Mビット・コンフィグレーションROM（XCF02SVOG20C），48MHz水晶発振器FXO-HC735-48（米国Fox Electronics社，3.3V，5mm×7mm表面実装型）も希望を受けて頒布いたします．必要な方はご利用ください．

上記基板および部品の頒布を希望される方は，申し込み者の氏名，住所，電話番号/FAX番号/メール・アドレス，必要な部品名をご記入の上，下記の申し込み先にFAXか郵送でお申し込みください．なお，お申し込みの期限は2009年7月30日とさせていただきます．代金引換便でお送りしますので，代金は商品と引き換えに配送業者にお支払いください．銀行振込をご希望の方は下記あてにお問い合わせください．

基板・部品名	品　番	消費税込み単価	数量	価格
画像ベースボード（完成品）	CQ-SP3EDW	13,000円	台	円
JTAGダウンロード・ケーブル（完成品）	X-cable	3,000円	台	円
デジタルCMOSカメラ （レンズ2種類，接続FPCケーブル付き）	KBCR-M03VG	11,000円	台	円
TFT液晶モジュール （タッチパネル，接続FPCケーブル付き）	TCG057VGLAD-G00	32,000円	台	円
Xilinx社 2Mビット・コンフィグレーションROM	XCF02SVOG20C	1,000円	個	円
48MHz水晶発振器 3.3V 5mm×7mm表面実装型	FXO-HC735-48	300円	個	円
XC3S500E-VQ208＋2Mバイト高速SRAM基板（完成品）	CQ-SP3EDW208	26,000円	台	円
送料（代金引換便）		1,000円	1回	1,000円
合計				円

〔お申し込み先〕
〒501-6257
岐阜県羽島市福寿町平方
2-51　ワークショップ
岐阜羽島2F
(株)イーエスピー企画
DesignWaveMagazine
2007年10月号部品頒布係
電 話：058-397-0660
FAX：058-397-0661
http://www.esp.co.jp/